

# 《VF-X25K225 Xilinx FPGA》

赛灵思Spartan-7 25K FPGA开发板



深圳**奥唯思**，为**FPGA**而生...

# 手册目录

芯片介绍

参数描述

功能介绍

尺寸介绍

Demo介绍

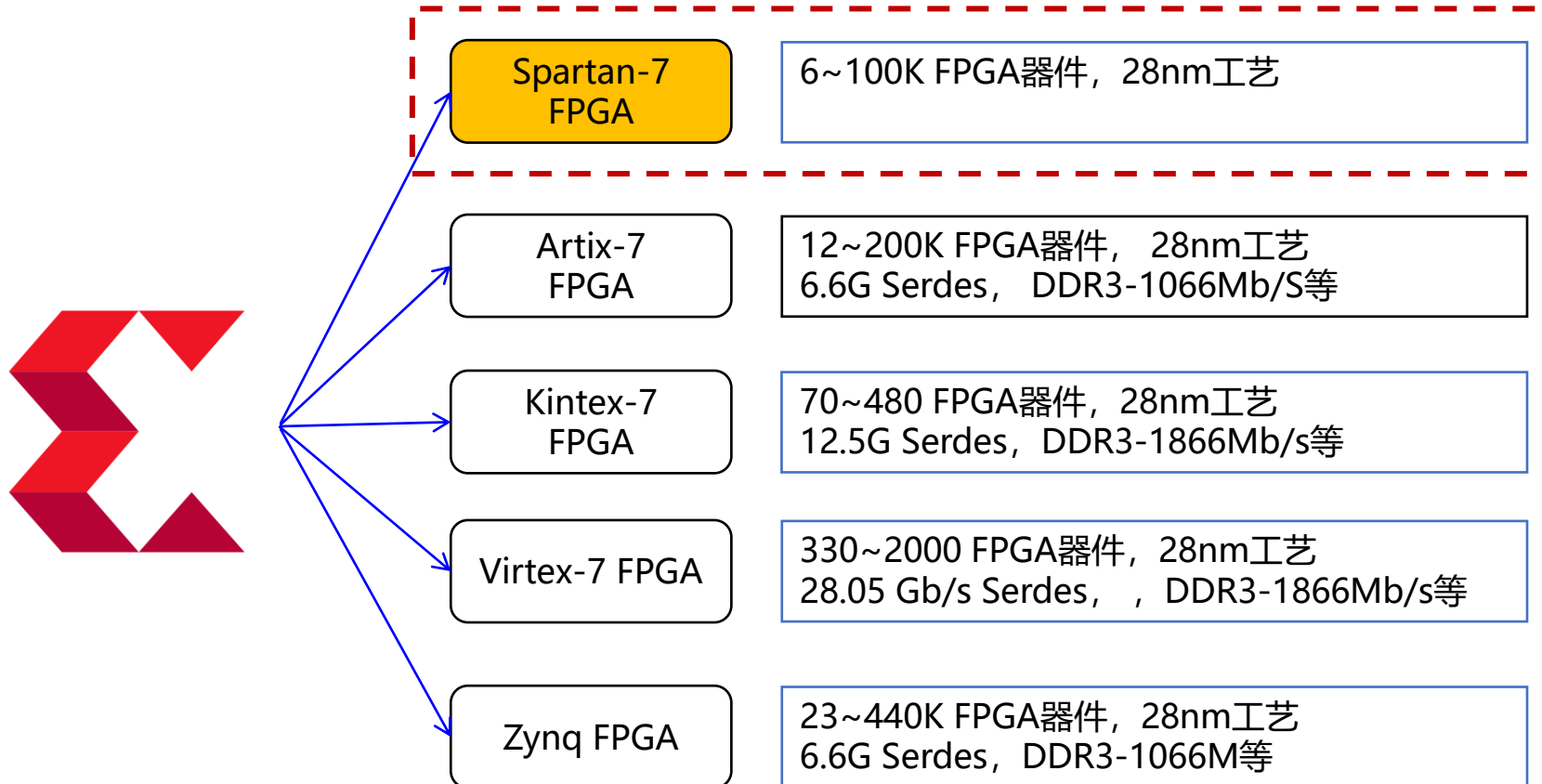
资料介绍

套餐介绍

实物演示

联系我们

# FPGA主芯片 系列介绍



# XC7S25-CSGA225 FPGA介绍



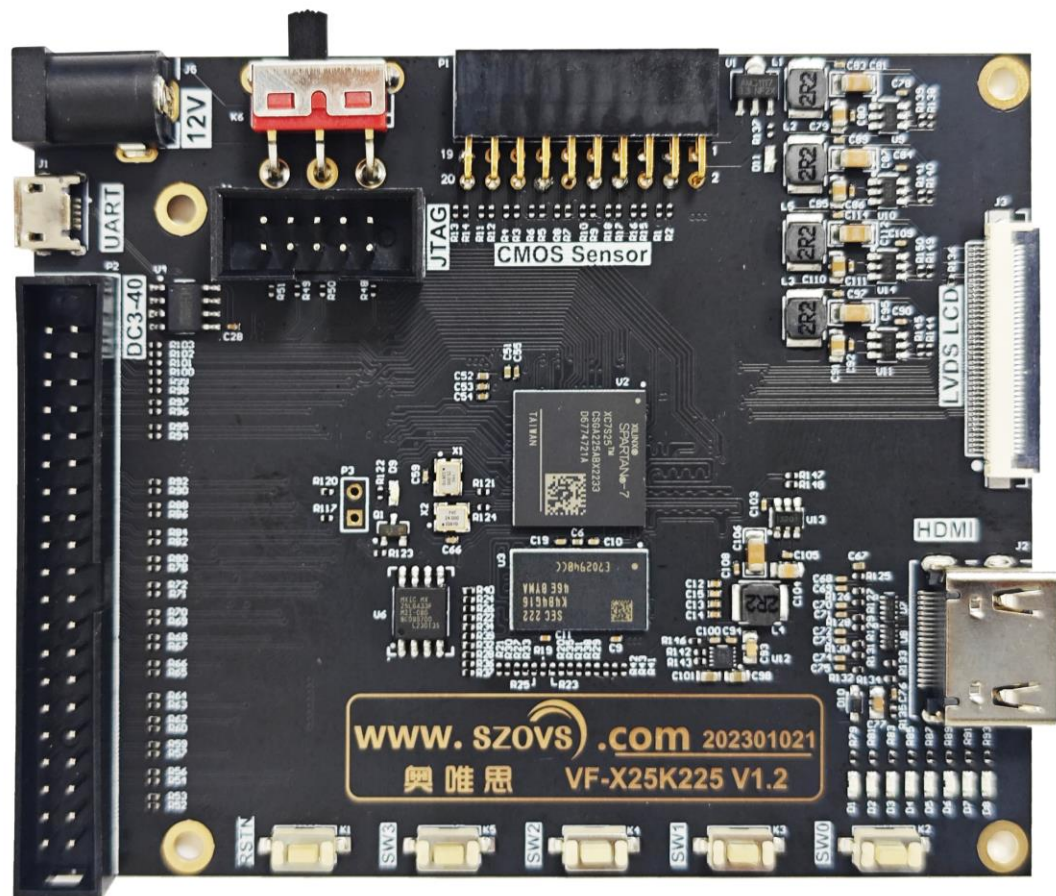
7 Series FPGAs Data Sheet: Overview

## Spartan-7 FPGA Feature Summary

Table 2: Spartan-7 FPGA Feature Summary by Device

Device	Logic Cells	CLB		DSP Slices <sup>(2)</sup>	Block RAM Blocks <sup>(3)</sup>			CMTs <sup>(4)</sup>	PCIe	GT	XADC Blocks	Total I/O Banks <sup>(5)</sup>	Max User I/O
		Slices <sup>(1)</sup>	Max Distributed RAM (Kb)		18 Kb	36 Kb	Max (Kb)						
XC7S6	6,000	938	70	10	10	5	180	2	0	0	0	2	100
XC7S15	12,800	2,000	150	20	20	10	360	2	0	0	0	2	100
XC7S25	23,360	3,650	313	80	90	45	1,620	3	0	0	1	3	150
XC7S50	52,160	8,150	600	120	150	75	2,700	5	0	0	1	5	250
XC7S75	76,800	12,000	832	140	180	90	3,240	8	0	0	1	8	400
XC7S100	102,400	16,000	1,100	160	240	120	4,320	8	0	0	1	8	400

# FPGA开发板 参数描述

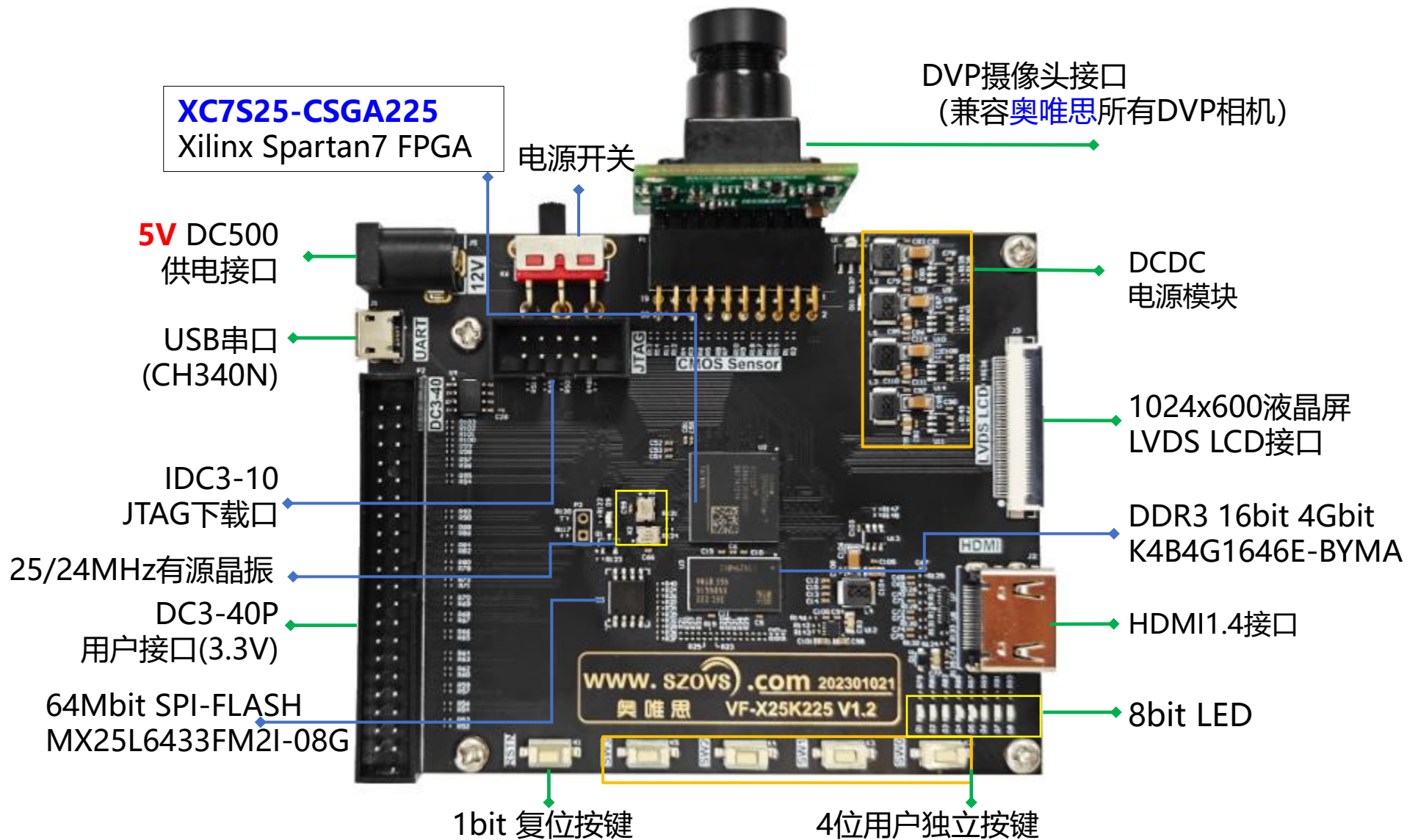


包罗万象，为FPGA而生。

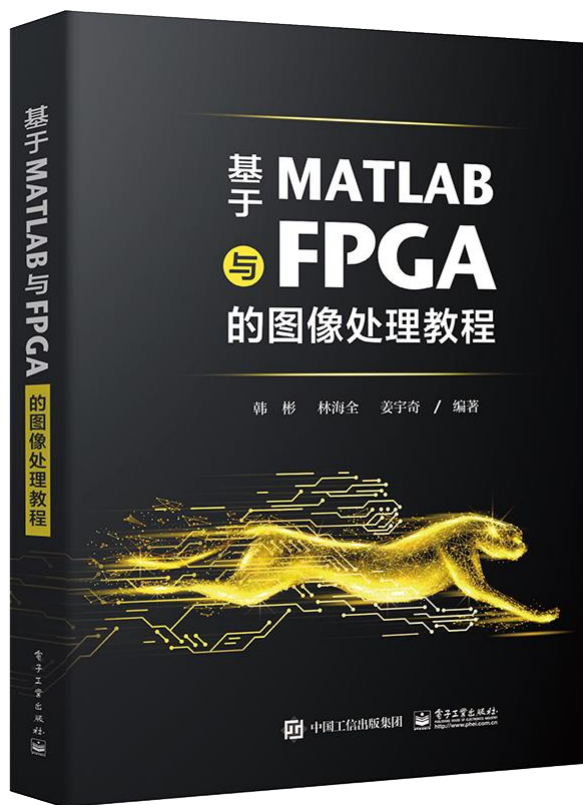
参数	描述
开发板供应商	奥唯思 科技
开发板型号	<b>VF-X25K225</b>
FPGA厂家	Xilinx (赛灵思) Spartan-7系列
FPGA型号	<b>XC7S25-CSGA225</b>
FPGA资源	25K 逻辑单元, <b>DDR3 IP</b> , 80个DSP
DDR3存储	DDR3 16bit 4Gb: <b>K4B4G1646E-BYMA</b>
PCBA尺寸	长100mm * 宽80mm
PCB工艺	4层 1.6mm 亚黑 沉金工艺
板载功能	1) 8个LED灯 2) 4个独立按键, 1个硬复位按键 3) 1个USB串口 (CH340N) 4) DC3-40 40P 用户接口
图像接口	1) 1路DVP相机接口 (兼容奥唯思 科技所有DVP模组) 2) 1路 <b>LVDS</b> LCD接口 (1024*600显示屏) 3) DC3-40可扩展800*480/1024*600 RGB屏
备注	完全配套《 <b>基于MATLAB与FPGA的图像处理教程</b> 》



# FPGA开发板 功能介绍



# 《基于MATLAB与FPGA的图像处理教程》



- ◆ 国内**第一本**基于MATLAB/FPGA的图像处理教程；
- ◆ FPGA**图像算法**硬件加速进阶（中级学者）；
- ◆ 2023已累积销售**近万本**，受广泛好评；
- ◆ 目前已经被多家高校选定，作为**大学教材**；
- ◆ Bilibili连载视频教程（基于本FPGA开发板）

直方图均衡、**对比度增强**、**Gamma映射**、**均值/中值/高斯/双边滤波**、**局部阈值二值化**、**Sobel边缘检测**、**腐蚀膨胀**、**实时运动跟踪检测**、**最近邻域插值**、**双线性插值**、**双三线性插值**、**Lenet5深度学习算法**

**深入浅出，纯RTL代码打造**

## 目录

### 第一部分 加速引擎理论

- ◆ 第1章 什么是硬件加速引擎

### 第二部分 常用算法的加速实现

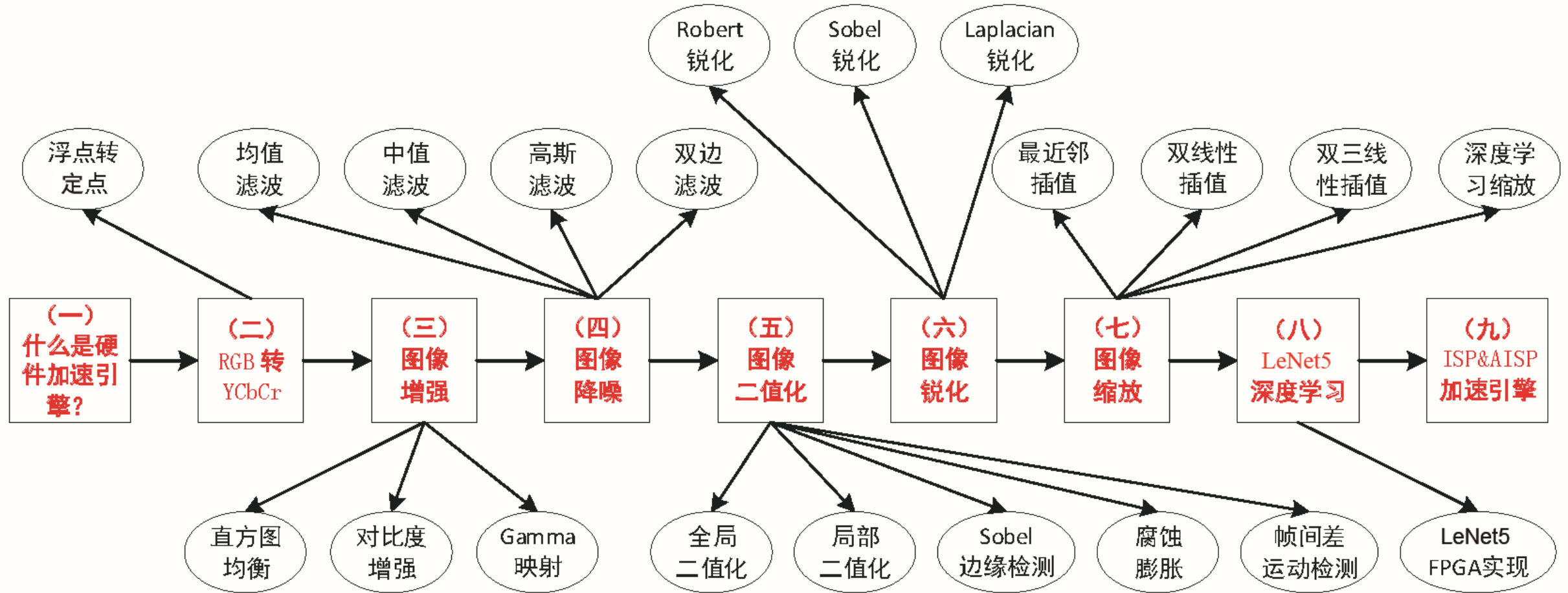
- ◆ 第2章 RGB转YCbCr算法介绍及MATLAB与FPGA实现
- ◆ 第3章 常用图像增强算法介绍及MATLAB与FPGA实现
- ◆ 第4章 常用图像降噪算法介绍及MATLAB与FPGA实现
- ◆ 第5章 常用图像二值化算法介绍及MATLAB与FPGA实现
- ◆ 第6章 常用图像锐化算法介绍及MATLAB与FPGA实现
- ◆ 第7章 常用图像缩放算法介绍及MATLAB与FPGA实现

### 第三部分 LeNet5与AISP算法

- ◆ 第8章 基于LeNet5的深度学习算法介绍及MATLAB与FPGA实现
- ◆ 第9章 传统ISP及AISP的图像处理硬件加速引擎介绍

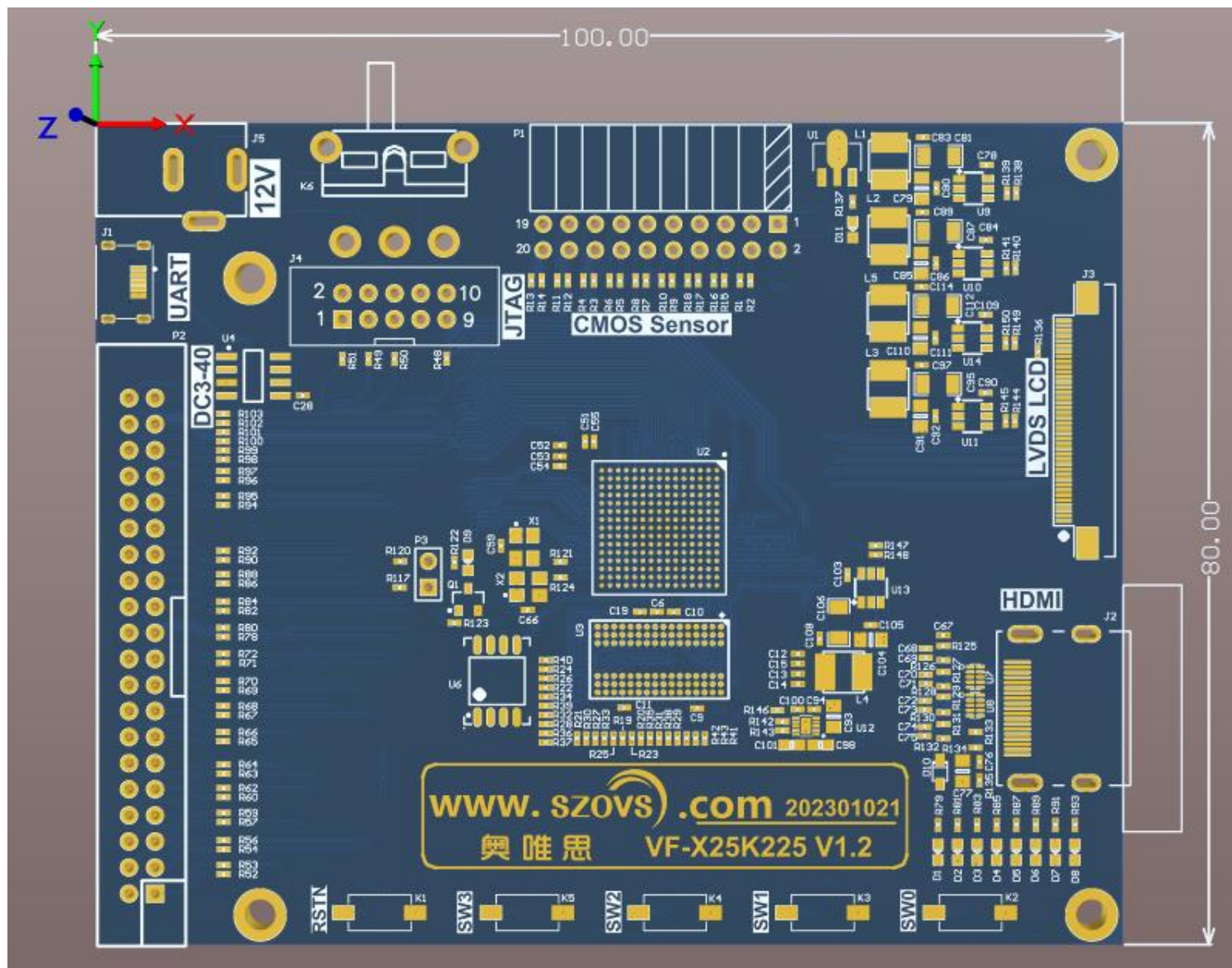


# FPGA开发板 算法Demo介绍



[提供所有FPGA开发板的图像算法Demo工程](#)

# FPGA开发板 尺寸/3D视图



# FPGA开发板 基础Demo介绍



分类	工程名称	FPGA工程介绍
基础工程	00_Board_Basic_Test	LED, KEY, 串口 (底板) 测试实验
	01_FPGA_DDR3_Test	DDR3读写测试实验 (核心板)
	02_LVDS_LCD_Test_1024600	1024*600 LVDS LCD显示实验
	03-1_HDMI_Disp_Test_480P	HDMI 640*480@60测试实验
	03-2_HDMI_Disp_Test_720P	HDMI 1280*720@60测试实验
	03-3_HDMI_Disp_Test_1080P	HDMI 1920*1080@60测试实验
	04_DDR3_HDMI_Test	基于DDR的HDMI 720P60读写测试实验

# FPGA开发板 成像Demo介绍



分类	工程名称	FPGA工程介绍
图像工程	01_CMOS_MT9V034_HDMI_800600	基于MT9V034 DVP相机的HDMI屏(800*600)成像案例
	02_CMOS_MT9V034_LVDS_LCD_1024600	基于MT9V034 DVP相机的LVDS屏(1024*600)成像案例
	03_CMOS_AR0135_HDMI_720P	基于AR0135 DVP相机的HDMI屏(1280*720)成像案例
	04_CMOS_AR0135_LVDS_LCD_1024600	基于AR0135 DVP相机的LVDS屏(1024*600)成像案例
	05_USB_MT9V034_752480	基于USB2.0的MT9V034 720*480 PC图传案例
	期待更多分享.....	

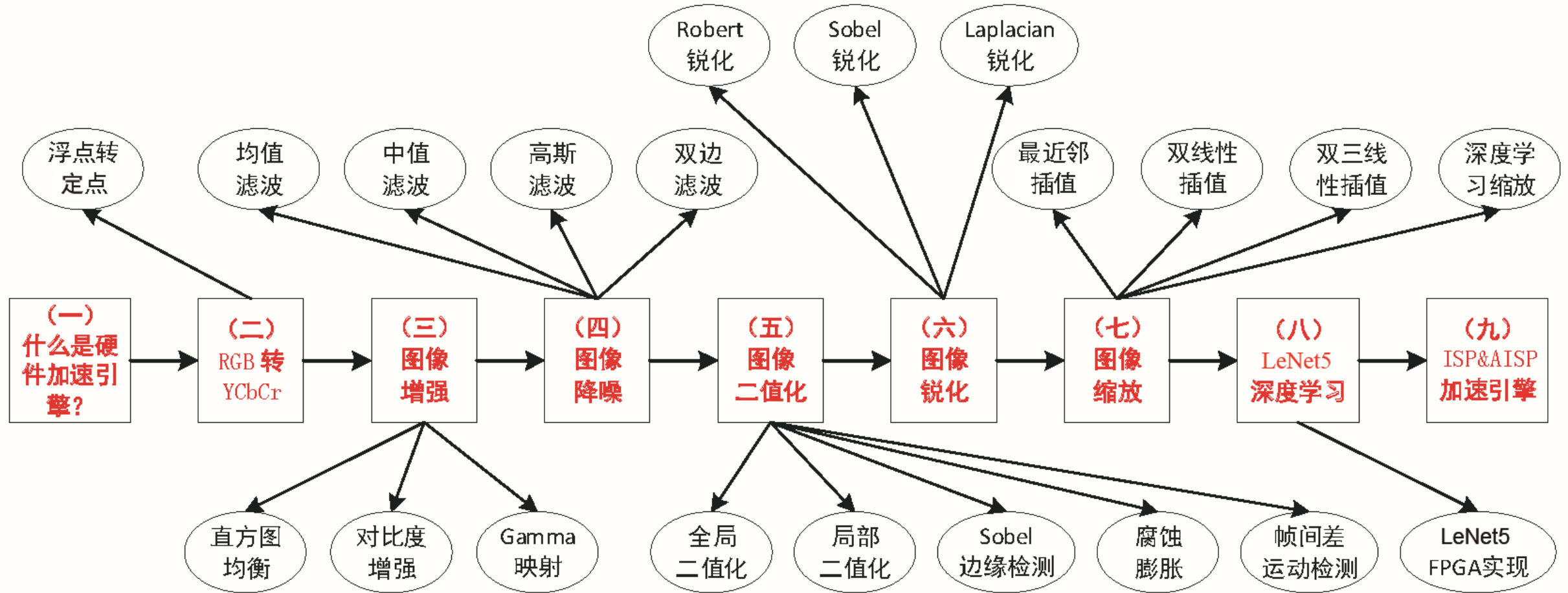
# FPGA开发板 图像处理工程



分类	工程名称	FPGA工程介绍
图像处理工程	3.1_Histogram_EQ	直方图均衡算法FPGA加速
	3.2_Image_Constrast	对比度增强算法FPGA加速
	3.3_Gamma_Mapping	Gamma映射算法FPGA加速
	4.1_Avg_Filter	均值滤波算法FPGA加速
	4.2_Med_Filter	中值滤波算法FPGA加速
	4.3_Gaussian_Filter	高斯滤波算法FPGA加速
	4.4_Bilateral_Filter	双边滤波算法FPGA加速
	5.3_Region_Binarization	局部阈值二值化算法FPGA加速
	5.4_Sobel_Edge_Detector	Sobel边缘检测算法FPGA加速
	5.5_Bin_Erosion_Dilation	腐蚀、膨胀算法FPGA加速
	5.6_Frame_Difference_Test	基于帧间差的运动追踪算法FPGA加速
	6.2_Robert_Sharpn	基于Robert算子锐化算法FPGA加速
	6.3_Sobel_Sharpn	基于Sobel算子锐化算法的FPGA加速
	6.4_Laplacian_Sharpn	基于Laplacian算子锐化算法的FPGA加速
	7.1_Nearest_Interpolation	最近邻域插值缩放算法的FPGA加速
	7.2_Bilinear_Interpolation	双线性插值算法的FPGA加速
8.1_Lenet_Test	Lenet5手写数字识别 (XC7K100T才支持)	

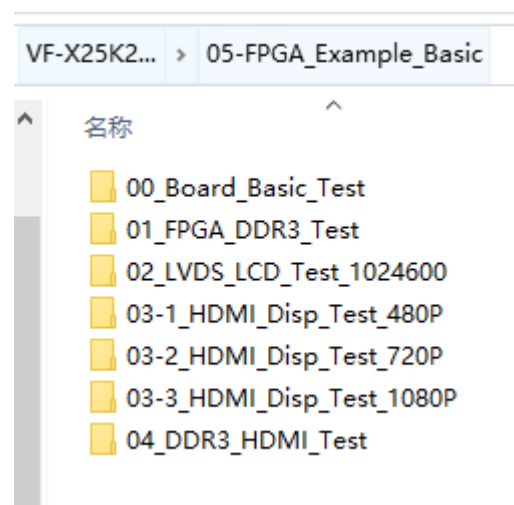
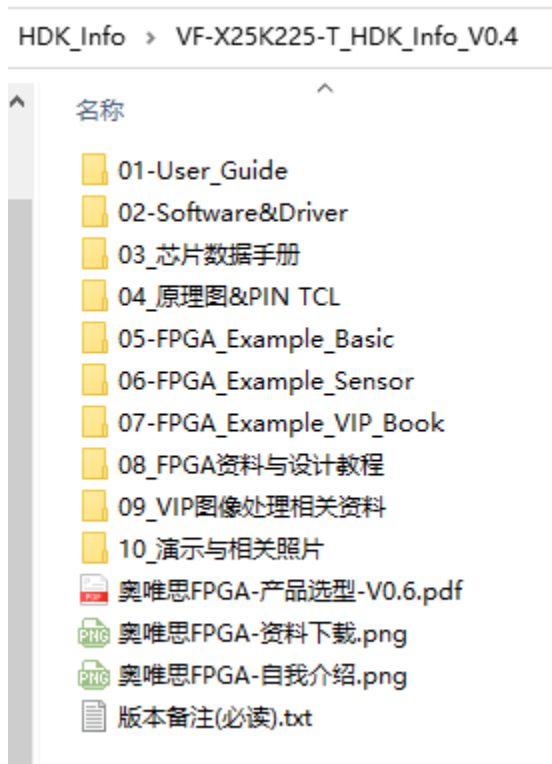


# FPGA开发板 算法Demo介绍



[提供所有基于XC7S25的FPGA图像算法Demo工程 \(Lenet5放不下\)](#)

# FPGA开发板 资料介绍



▲ 基础工程

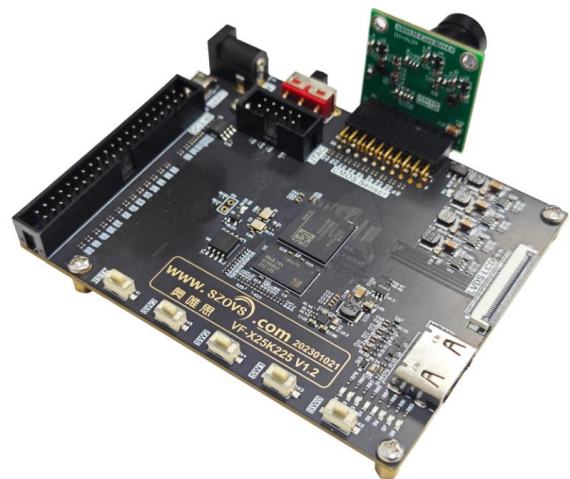
# FPGA开发板 资料介绍2

名称	修改日期
01_CMOS_MT9V034_HDMI_800600	
02_CMOS_MT9V034_LVDS_LCD_1024600	
03_CMOS_AR0135_HDMI_720P	
04_CMOS_AR0135_LVDS_LCD_1024600	
05_USB_MT9V034_752480	
2_CMOS_SENSOR_DDR3_HDMI	2023/9/18 19:51
3.1_Histogram_EQ	2023/9/18 19:51
3.2_Image_Constrast	2023/9/18 19:51
3.3_Gamma_Mapping	2023/9/18 19:51
4.1_Avg_Filter	2023/9/18 19:51
4.2_Med_Filter	2023/9/18 19:51
4.3_Gaussian_Filter	2023/9/18 19:51
4.4_Bilateral_Filter	2023/9/18 19:51
5.3_Region_Binarization	2023/9/18 19:51
5.4_Sobel_Edge_Detector	2023/9/18 19:51
5.5_Bin_Erosion_Dilation	2023/9/18 19:51
5.6_Frame_Difference_Test_AR0135	2023/9/18 19:51
5.6_Frame_Difference_Test_MT9V034	2023/9/18 19:51
6.2_Robert_Sharpener	2023/9/18 19:51
6.3_Sobel_Sharpener	2023/9/18 19:51
6.4_Laplacian_Sharpener	2023/9/18 19:51
7.1_Nearest_Interpolation	2023/9/18 19:51
7.2_Bilinear_Interpolation	2023/9/18 19:51

▲摄像头采集工程

▲FPGA图像算法工程

# FPGA开发板 套餐介绍



VF-X25K225 Xilinx FPGA主板



1024\*600 LVDS/RGB液晶屏



800\*480 RGB IPS触摸屏



Xilinx FPGA下载器



MT9V034黑白  
30万 1/3寸全局



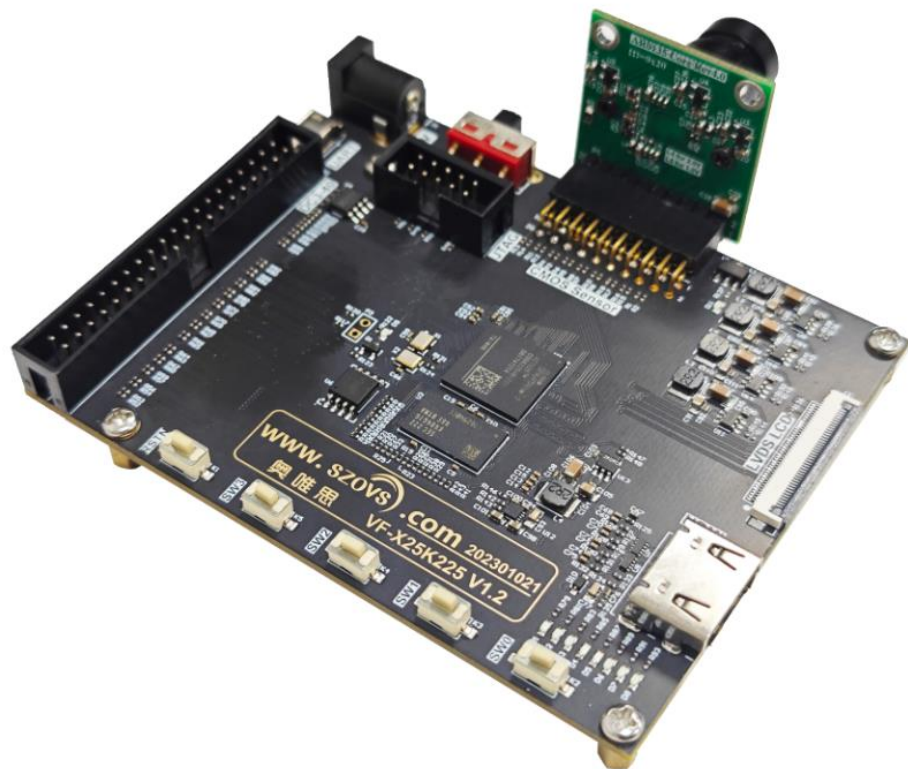
AR0135黑白  
130万 1/3寸全局



SC200AI 彩色  
200万 1/4寸 卷帘

可选多种CMOS摄像头模组，DVP接口完全兼容

# 基于DDR3的HDMI 1080P显示Demo

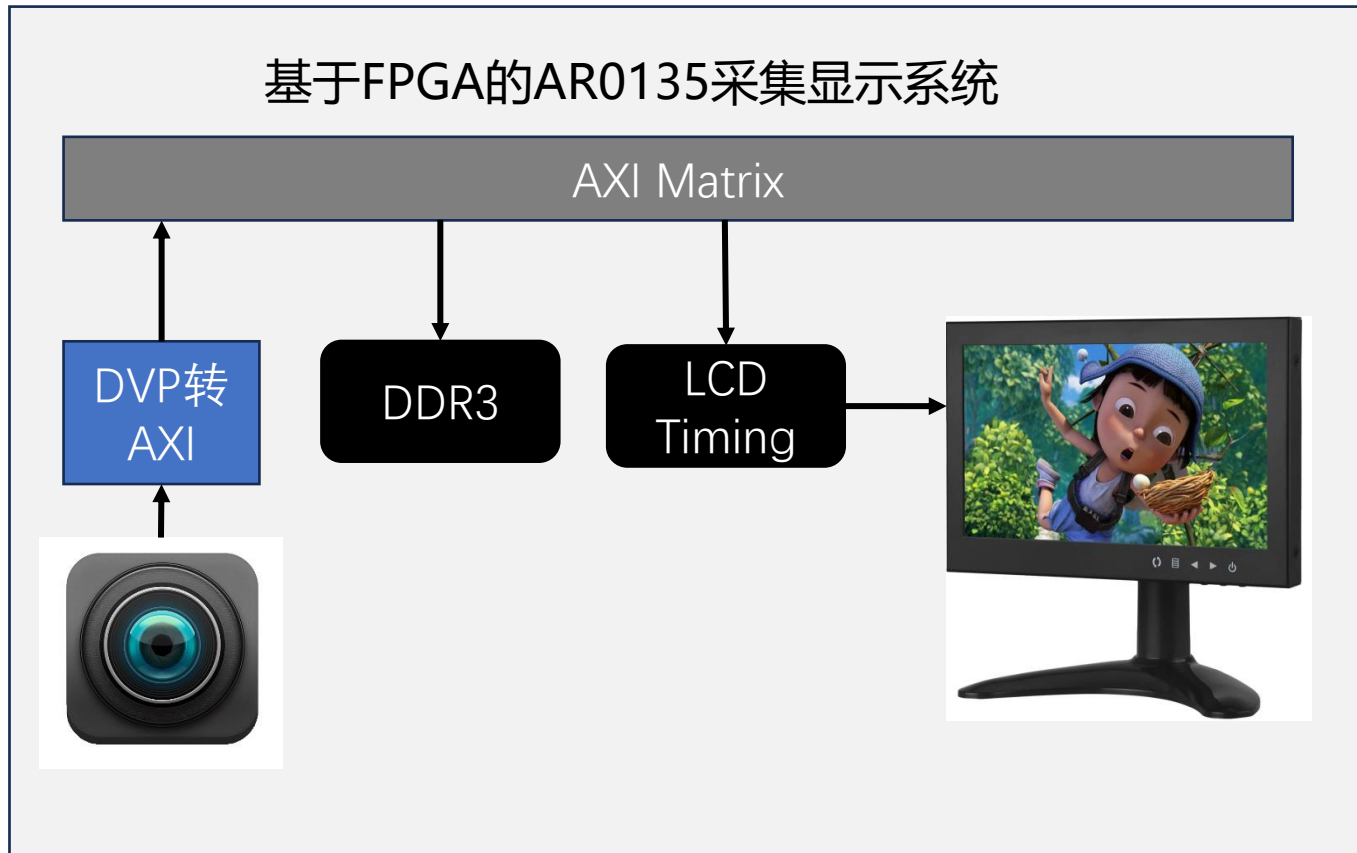
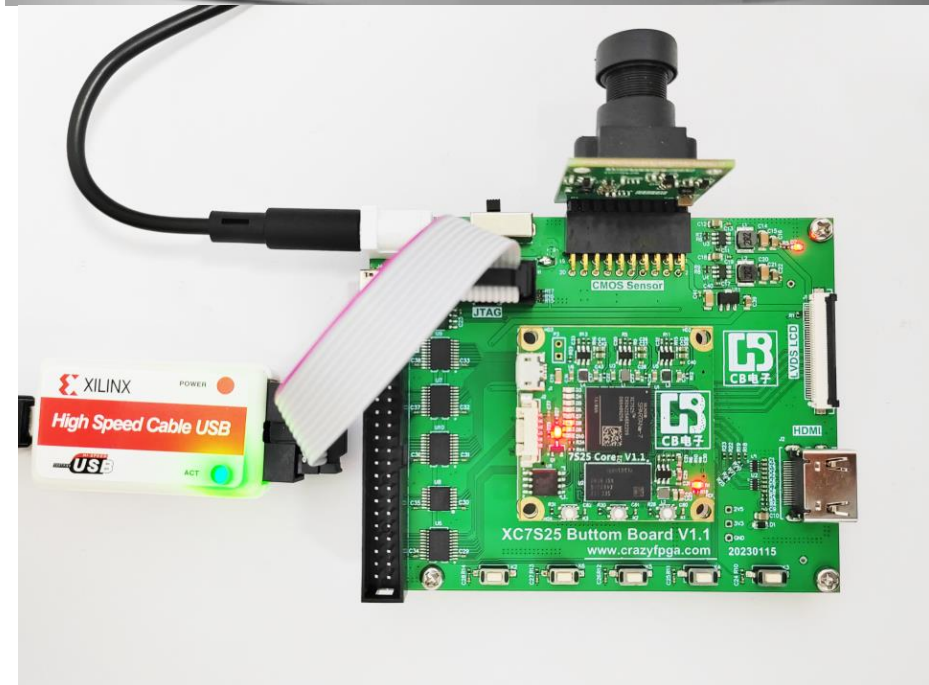


测试场景介绍:

- 1) DDR3 : 800MHz
- 2) HDMI输出: LVDS模拟
- 3) 分辨率: 1080P60



# 基于AR0135的实时720P60采集HDMI显示Demo



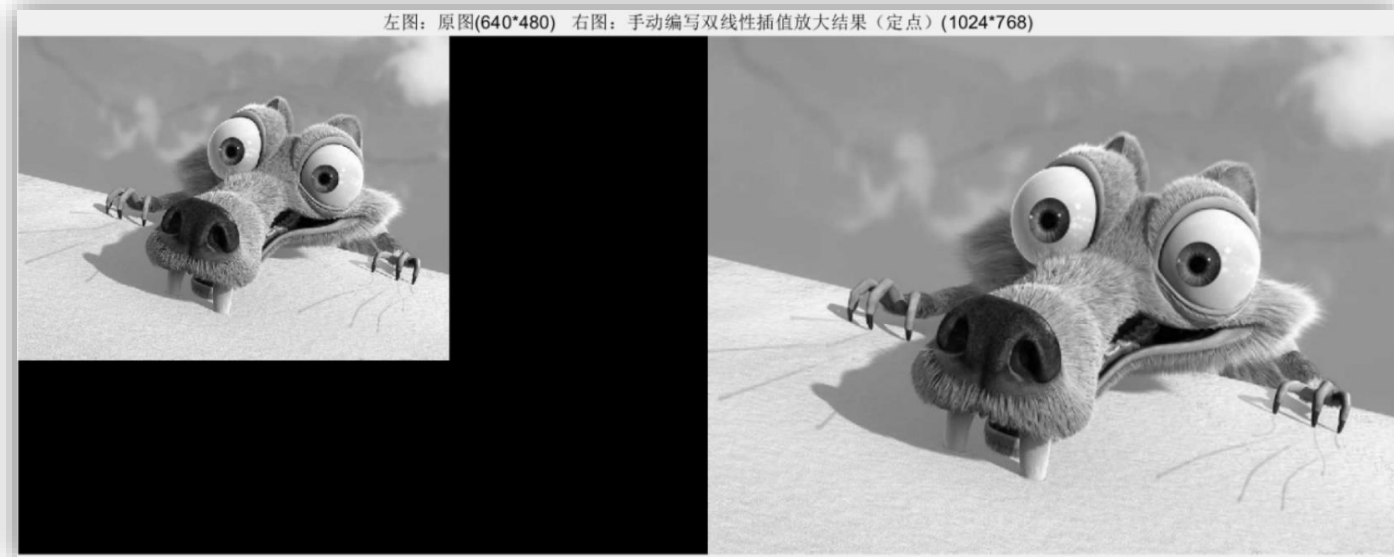
测试场景介绍:

- 1) AR0135: 1280\*720@60 全局曝光
- 2) DDR3+HDMI: AXI缓存+720P RGB输出

# 更多FPGA图像处理算法效果

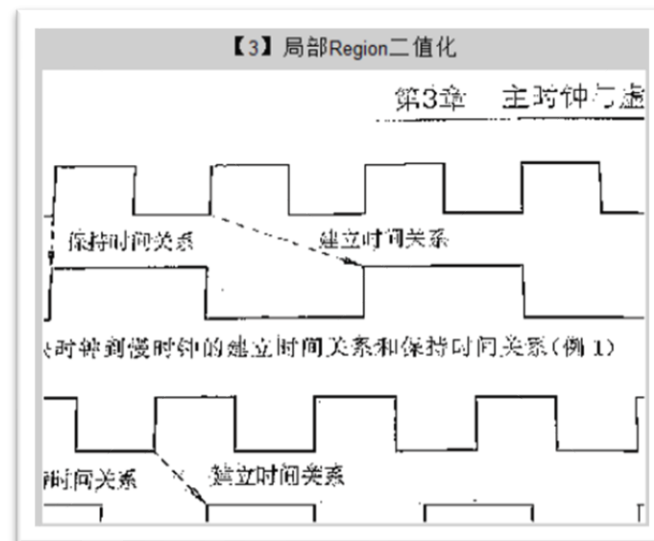
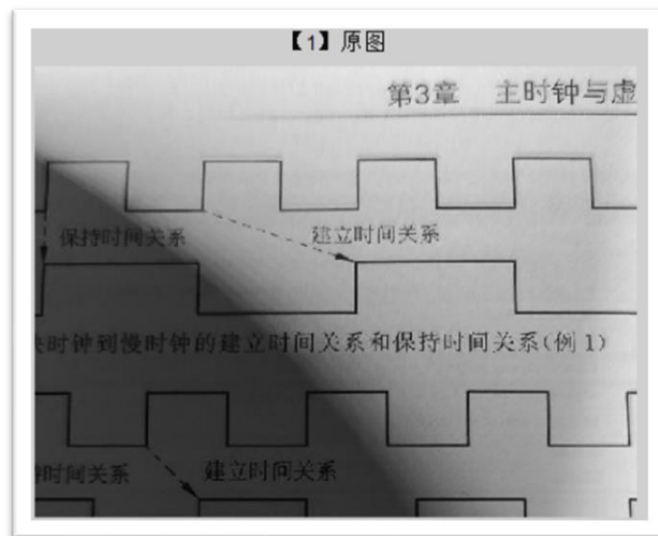


基于FPGA的实时**双边滤波**算法

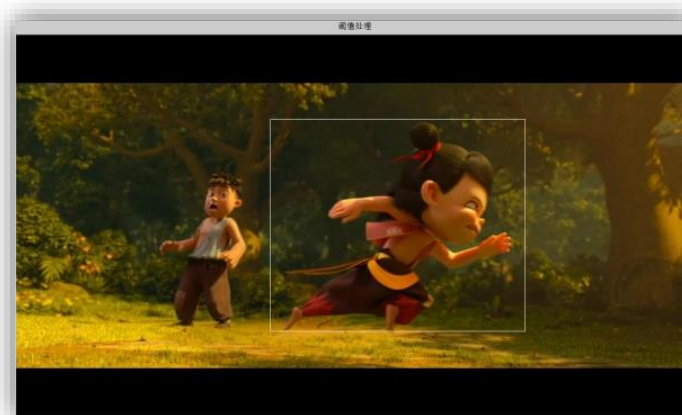


基于FPGA的实时**双线性插值放大**算法

# 更多FPGA图像处理算法效果

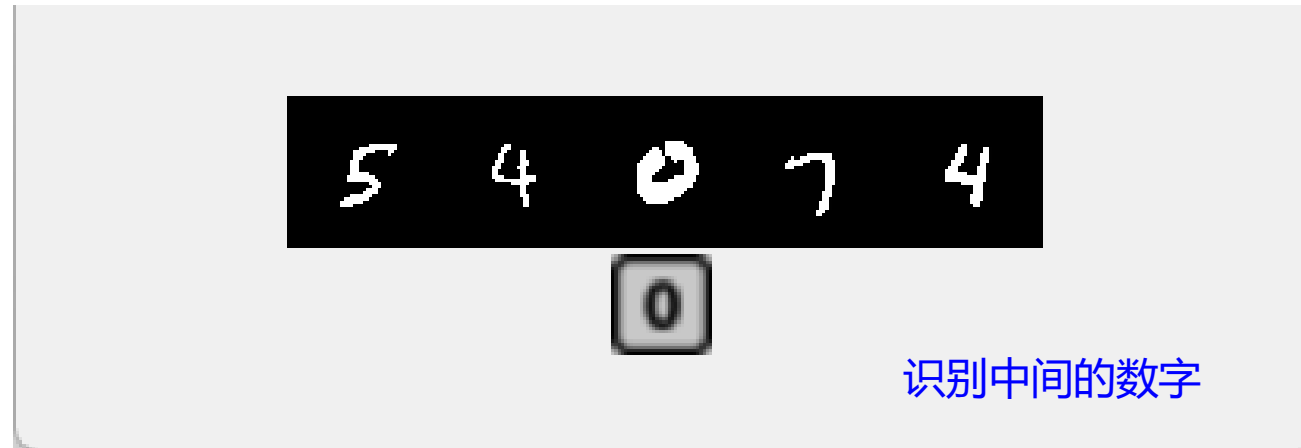
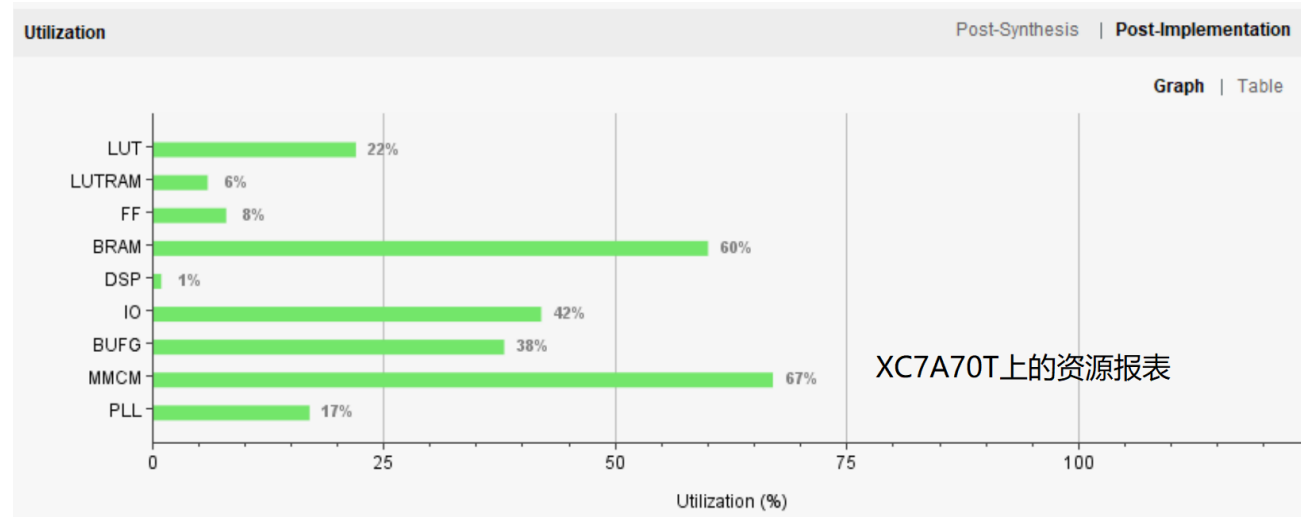


基于FPGA的实时局部阈值二值化算法



基于FPGA的实时运动目标跟踪算法

# Lenet5手写数字识别算法效果







深圳**奥唯思**，为**FPGA**而生...



奥唯思FPGA **官微**



奥唯思FPGA **公众号**

官方网站: [www.szovs.com](http://www.szovs.com)

资料下载: [www.szovs.com](http://www.szovs.com)

官方淘宝: [crazyfpga.taobao.com](http://crazyfpga.taobao.com)

**“奥唯思FPGA”** 店铺

FPGA论坛: [www.crazyfpga.com](http://www.crazyfpga.com)